

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005 年 6 月 9 日 (09.06.2005)

PCT

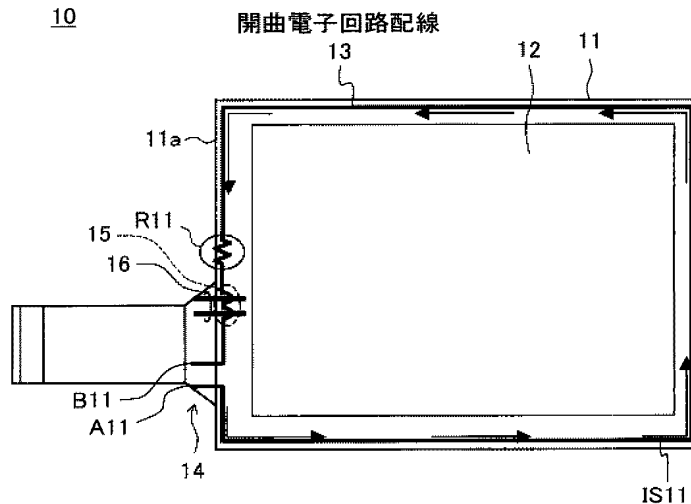
(10) 国際公開番号  
WO 2005/052894 A1

- (51) 国際特許分類: G09F 9/30 会社豊田自動織機 (KABUSHIKI KAISHA TOYOTA JIDOSHOKKI) [JP/JP]; 〒4488761 愛知県刈谷市豊田町 2 丁目 1 番地 Aichi (JP).
- (21) 国際出願番号: PCT/JP2004/017185
- (22) 国際出願日: 2004 年 11 月 18 日 (18.11.2004) (72) 発明者; および (75) 発明者/出願人 (米国についてのみ): 小池 竜也 (KOIKE, Ryuya) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP). 伊藤 高幸 (ITOU, Takayuki) [JP/JP]; 〒4488761 愛知県刈谷市豊田町 2 丁目 1 番地 株式会社豊田自動織機内 Aichi (JP). 豊田 尚司 (TOYODA, Takashi) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2003-399004  
2003 年 11 月 28 日 (28.11.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP). 株式
- (74) 代理人: 佐藤 隆久 (SATO, Takahisa); 〒1110052 東京都台東区柳橋 2 丁目 4 番 2 号 創進国際特許事務所 Tokyo (JP).

[続葉有]

(54) Title: ELECTRONIC CIRCUIT WIRE AND DISPLAY DEVICE

(54) 発明の名称: 電子回路配線および表示装置



13 OPEN AND CURVED ELECTRONIC CIRCUIT WIRE

(57) Abstract: An electronic circuit wire and a display device using the electronic circuit wire wherein the wire destruction caused by electrostatic discharge can be reduced, the yield can be enhanced and the reliability of a display panel can be improved. In order to protect an effective display area (12) from static electricity, an electronic circuit wire (13) is wired around the effective display area (12) in such a manner that a part of the electronic circuit wire (13) crosses other wires with an insulating film intervening therebetween in a crossover area (15). The electronic circuit wire (13) includes a starting end (A11); a terminating end (B11) disposed on the opposite side of the crossover area (15) to the starting end (A11); and a resistor element (R11) disposed on the same side of the crossover area (15) as the starting end (A11).

(57) 要約: 静電気放電による配線破壊が減少し、歩留まりが向上し、表示パネルの信頼性を向上することができる電子回路配線およびそれを備えた表示装置であって、有効表示領域 12 を静電気

[続葉有]



WO 2005/052894 A1



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:  
— 国際調査報告書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

から保護するために、有効表示領域12を囲むように配線され、一部が他の配線と絶縁膜を介してクロスするクロスオーバー領域15を含むように配線された電子回路配線13と、を有し、電子回路配線13は、始点端子A11と、クロスオーバー領域15を介して始点端子A11側に配置された終点端子B11と、抵抗素子R11と、を含み、抵抗素子R11が、クロスオーバー領域15に対して始点端子A11側に接続されている。

## 明 細 書

### 電子回路配線および表示装置

#### 技術分野

- [0001] 本発明は、静電気放電などから回路を保護する目的で、基板周辺の縁に内部の主回路を囲むように一箇所が開いた構造を持つ電子回路配線およびそれを備えた液晶表示装置パネル等の表示装置に関するものである。

#### 背景技術

- [0002] 静電気放電などから回路を保護する構成を有する液晶表示パネルなどの表示装置が知られている(たとえば、特許文献1、特許文献2参照)。
- [0003] たとえば、液晶表示パネルなどの表示パネルにおいて、静電気放電によるノイズ混入、誤動作、破壊などを保護する目的で、基板周辺の縁に内部の回路を囲むように一箇所が開いた構造を持つ、金属による開曲電子回路配線領域を設けている。
- [0004] 図1は、開曲電子回路配線部を配置した従来の表示パネルを模式的に示す図である。

表示パネル1は、図1に示すように、中央部に矩形の有効表示(画素)領域2が形成され、この有効表示領域2の周縁部に開曲電子回路配線3が配線されている。

この開曲電子回路配線3には始点端子A1と終点端子B1があり、終点端子B1は始点端子A1に比べて放電効果のある電源端子またはグランド端子とする。

- [0005] これらの始点端子A1および終点端子B1は、表示パネル1の図中左側縁部1aに設置されたフレキシブルコネクタ端子部4に接続される。

開曲電子回路配線3の経路には、高抵抗素子R1が接続されており、かつ絶縁膜を介して複数の配線6をクロスオーバーする領域5が設けられている。

このクロスオーバー領域5においては、たとえば開曲電子回路配線3の下部側に絶縁膜等を介して有効表示領域2の画素駆動配線等がレイアウトされる。

- [0006] そして、従来の表示パネル1において、開曲電子回路配線3は、[始点端子A1→クロスオーバー領域5→高抵抗素子R1→終点端子B1]の順で配置されていた。

特許文献1:特開2000-19556号公報

特許文献2:特許公報 第2965687号公報

発明の開示

発明が解決しようとする課題

[0007] 上述したように、従来の表示パネル1では、開曲電子回路配線3は、[始点端子A1→クロスオーバ領域5→高抵抗素子R1→終点端子B1]の順で配置されていることから、抵抗素子R1の手前で電荷が溜まり、クロスオーバ領域5の容量部に印加される電圧が必要以上に大きくなる。その結果、絶縁薄膜の耐圧を超え、絶縁破壊を起こして上下の配線がショートしてしまう不良が発生し、パネル製造の歩留まりと信頼性が低下するという問題が生じていた。

[0008] 静電気放電が発生した場合、極めて短時間ではあるが、瞬間的に30アンペア程度の大きなサージ電流が、[始点端子A1→クロスオーバ領域5→高抵抗素子R1→終点端子B1]の順で開曲電子回路配線3を流れることがある。

この場合、高抵抗素子R1の手前で電荷が溜まる傾向があり、その場所の電圧値が瞬間的に高くなる。

そのため、クロスオーバ領域5の上下配線間の電圧が上昇し、絶縁膜の耐圧を越え、ついには絶縁破壊を起こし、配線が断線してしまう。

[0009] この問題について、図解してさらに詳細に説明する。

[0010] 図2A、図2Bは、図1の表示パネル1におけるレイアウトパターンを単純化して示した図である。図2Aはその主要部分で、図2Bはその等価回路である。

なお、図2Bの等価回路において、抵抗と直列に挿入された容量PCは静電放電の高電流注入時に発生する動的な寄生容量である。

[0011] 今、始点端子A1より静電気放電によるサージ電流が終点端子B1に向かって開曲電子回路配線3を流れると、サージ電流ISに含まれる周波数の高い電流成分は、クロスオーバ領域5に形成されている寄生容量PCを通して接地GNDに流れる。

一方、周波数のそれほど高くないエネルギーの大きな成分は、そのエネルギーを殆ど消費することなく、抵抗素子R1の直前まで流れ、その場所の電位を上昇させる。

その結果、クロスオーバ領域5に形成されている容量PCが耐圧を越え、上下配線間の絶縁膜が絶縁破壊を引き起こし、上下配線のショートに至る。

[0012] また、特許文献1および2においては、クロスオーバ領域5の上下配線間の電圧が上昇し、絶縁膜の耐圧を越え、ついには絶縁破壊を起こし、配線が断線してしまうという不利益については、なんら考慮されていない。

[0013] 本発明の目的は、静電気放電による配線破壊が減少し、歩留まりが向上し、表示パネルの信頼性を向上させることができる電子回路配線およびそれを備えた表示装置を提供することにある。

#### 課題を解決するための手段

[0014] 上記目的を達成するため、本発明の第1の観点は、基板に形成された主回路を静電気から保護するために、当該主回路を囲むように配線され、一部が他の配線と絶縁膜を介してクロスするクロス領域を含むように配線された電子回路配線であって、始点端子と、上記クロス領域を介して上記始点端子側に配置された終点端子と、抵抗素子と、を有し、上記抵抗素子が、上記クロス領域に対して上記始点端子側に接続されている。

[0015] 本発明の第2の観点は、基板に形成された有効表示領域と、上記有効表示領域を静電気から保護するために、上記有効表示領域を囲むように配線され、一部が他の配線と絶縁膜を介してクロスするクロス領域を含むように配線された電子回路配線と、を有し、上記電子回路配線は、始点端子と、上記クロス領域を介して上記始点端子側に配置された終点端子と、抵抗素子と、を含み、上記抵抗素子が、上記クロス領域に対して上記始点端子側に接続されている。

[0016] 好適には、上記終点端子は、上記始点端子に対して放電効果のある端子である。

好適には、上記終点端子は、所定電位の電源線に接続されている。

好適には、上記終点端子は、接地されている。

[0017] 本発明によれば、たとえば始点端子より静電気放電によるサージ電流が終点端子に向かって電気回路配線を流れようとする。

このとき、抵抗素子の直前で電位が上昇する現象が発生するが、電流として抵抗素子を通過する際に大きな電位降下を生じ、その結果、クロスオーバ領域の電位はあまり上昇しない。

言い換えると、サージ電流のエネルギーのかなりの部分が抵抗素子でまず消費さ

れるため、クロスオーバ領域には大きなエネルギーが到達しない。

したがって、クロスオーバ領域での絶縁破壊による上下配線間のショート不良が起きにくい。

### 発明の効果

- [0018] 本発明によれば、静電気放電による配線破壊が減少し、歩留まりが向上し、信頼性が向上するという利点がある。

### 図面の簡単な説明

- [0019] [図1]図1は、開曲電子回路配線部を配置した従来のパネル型表示装置を模式的に示す図である。

[図2]図2A, Bは、図1の表示パネルにおけるレイアウトパターンを単純化して示した図であって、図2Aはその主要部分を示す図で、図2Bはその等価回路図である。

[図3]図3は、開曲電子回路配線部を配置した本発明の係るパネル型表示装置を模式的に示す図である。

[図4]図4は、本実施形態に係るクロスオーバ領域の簡略断面図である。

[図5]図5A, Bは、図3の表示パネルにおけるレイアウトパターンを単純化して示した図であって、図5Aはその主要部分を示す図で、図5Bはその等価回路図である。

### 符号の説明

- [0020] 10…パネル型表示装置、11…表示パネル、12…有効表示(画素)領域、13…開曲電子回路配線、14…フレキシブルコネクタ端子部、15…クロスオーバ領域、16…クロス配線、R11…高抵抗素子。

### 発明を実施するための最良の形態

- [0021] 以下、本発明の実施の形態を図面に関連付けて説明する。
- [0022] 図3は、開曲電子回路配線部を配置した本発明の係るパネル型表示装置を模式的に示す図である。
- [0023] 本実施形態に係るパネル型表示装置10は、表示パネル11、主回路としての有効表示(画素)領域12、開曲電子回路配線13、フレキシブルコネクタ端子部14、クロスオーバ領域15、クロス配線16、および高抵抗素子R11を、主構成要素として有して

いる。

[0024] 本実施形態に係るパネル型表示装置10において、表示パネル11は、図3に示すように、中央部に矩形の有効表示(画素)領域12が形成され、この有効表示領域12の周縁部に金属、たとえばアルミニウムからなる開曲電子回路配線13が配線されている。

[0025] 有効表示領域12は、画素セル(たとえば液晶セル)および薄膜トランジスタ(TFT)を含む画素領域がマトリクス状に配置され、各TFTに走査信号を供給する複数の走査線とTFTを介して画素セルに表示信号を供給するための複数の信号線とが互いに直交するように配置されている。

すなわち、本実施形態に係るパネル型表示装置10は、アクティブマトリクス型液晶表示装置として構成される。

[0026] この開曲電子回路配線13には始点端子A11と終点端子B11があり、終点端子B11は始点端子A11に比べて放電効果のある電源端子またはグランド端子としている。

これらの始点端子A11、終点端子B11は、表示パネル11の図中左側縁部11aに設置されたフレキシブルコネクタ端子部14に接続される。

開曲電子回路配線13の経路には、高抵抗素子R11(たとえば抵抗値が1Mオーム)が接続されており、かつ絶縁膜を介して複数の配線16がクロスオーバ(クロスアンダー)するクロス領域(本実施形態ではクロスオーバ領域15として説明する)が設けられている。

このクロスオーバ領域15においては、たとえば開曲電子回路配線13の下部側に絶縁膜等を介して有効表示領域12の画素駆動配線等がレイアウトされる。

[0027] 図4は、本実施形態に係るクロスオーバ領域15の簡略断面図である。

クロスオーバ領域15は、図4に示すように、絶縁基板151上に有効表示領域12の画素駆動配線等のクロス配線16が形成され、クロス配線16を覆うように、クロス配線16および絶縁基板151上に絶縁膜152に形成されている。

絶縁膜152および絶縁基板151上にストップ膜153を含む層間絶縁膜154が形成されている。

そして、層間絶縁膜154上に、一部が絶縁膜152、層間絶縁膜154を介してクロス

配線16とオーバーラップするように開曲電子回路配線13が形成されている。

[0028] そして、本実施形態に係るパネル型表示装置10において、開曲電子回路配線13は、[始点端子A11→高抵抗素子R11→クロスオーバ領域15→終点端子B11]の順で配置されている。

[0029] すなわち、本実施形態においては、抵抗素子R11を、クロスオーバ領域15に対して、始点端子A11側に配置している。

換言すれば、開曲電気回路配線13の始点端子A11と終点端子B11の間にある抵抗素子R11とクロスオーバ領域15の配置位置に関し、始点端子A11に近い方に抵抗素子R11を配置し、次にクロスオーバ領域15がくるように配慮されている。

この場合、静電気放電によるサージ電流IS11は[始点A11→高抵抗素子R11→クロスオーバ領域15→終点B11]の順で開曲電子回路配線13を流れる。

この場合、抵抗素子R11の手前で電荷が溜まり、そこでの電圧が瞬間的に高くなるが、クロスオーバ領域15の配線間電圧の上昇は少なく、絶縁破壊による断線不良は起こりにくい。

[0030] 以下、絶縁破壊による断線不良は起こりにくい理由について、図解してさらに詳細に説明する。

[0031] 図5A、図5Bは、図3の表示パネル11におけるレイアウトパターンを単純化して示した図である。図5Aはその主要部分で、図5Bはその等価回路である。

なお、図5Bの等価回路において、抵抗と直列に挿入された容量PC11は静電放電の高電流注入時に発生する動的な寄生容量である。

[0032] 今、図5A、図5Bに示すように、始点端子A11より静電気放電によるサージ電流IS11が終点端子B11に向かって開曲電気回路配線13を流れようとする。

このとき、抵抗素子R11の直前で電位が上昇する現象が発生するが、電流として抵抗素子R11を通過する際に大きな電位降下を生じ、その結果、クロスオーバ領域15の電位はあまり上昇しない。

言い換えると、サージ電流IS11のエネルギーのかなりの部分が抵抗素子R11でまず消費されるため、クロスオーバ領域15には大きなエネルギーが到達しない。

したがって、図1の配置のようなクロスオーバ領域5での絶縁破壊による上下配線間



のショート不良が起きにくい。

- [0033] 以上説明したように、本実施形態によれば、基板に形成された有効表示領域12と、有効表示領域12を静電気から保護するために、有効表示領域12を囲むように配線され、一部が他の配線と絶縁膜を介してクロスするクロス領域を含むように配線された電子回路配線13と、を有し、電子回路配線13は、始点端子A11と、クロス領域を介して始点端子A11側に配置された終点端子B11と、抵抗素子R11と、を含み、抵抗素子R11が、クロス領域に対して始点端子A11側に接続されていることから、クロス領域での絶縁破壊による上下配線間のショート不良が起きにくい。

したがって、静電気放電による配線破壊が減少し、歩留まりが向上し、表示パネルの信頼性が向上するという利点がある。

- [0034] なお、本実施形態は、液晶表示パネルを例に説明したが、本発明は、他のパネル型表示装置、たとえば有機エレクトロルミネッセンス(有機EL)表示装置等にも適用することが可能である。

#### 産業上の利用可能性

- [0035] 本発明は、静電気放電による配線破壊が減少し、歩留まりが向上し、表示パネルの信頼性を向上させることができることから、液晶表示パネルや他のパネル型表示装置に適用することができる。

### 請求の範囲

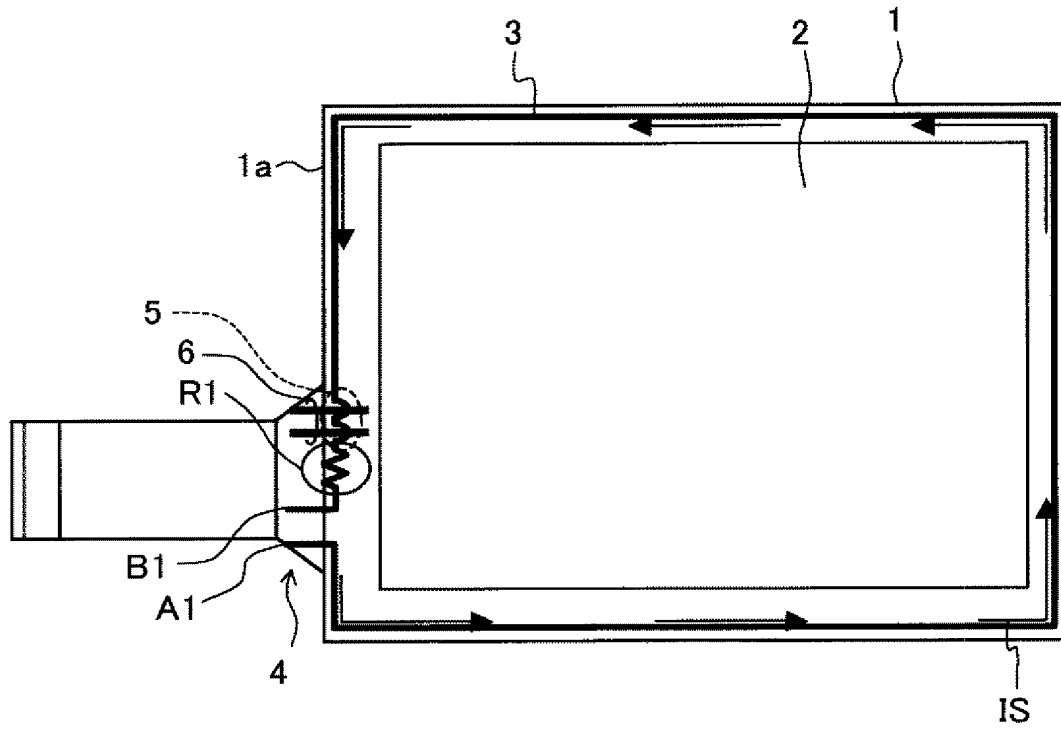
- [1] 基板に形成された主回路を静電気から保護するために、当該主回路を囲むように配線され、一部が他の配線と絶縁膜を介してクロスするクロス領域を含むように配線された電子回路配線であって、
- 始点端子と、
- 上記クロス領域を介して上記始点端子側に配置された終点端子と、
- 抵抗素子と、を有し、
- 上記抵抗素子が、上記クロス領域に対して上記始点端子側に接続されている電子回路配線。
- [2] 上記終点端子は、上記始点端子に対して放電効果のある端子である請求項1記載の電子回路配線。
- [3] 上記終点端子は、所定電位の電源線に接続されている請求項2記載の電子回路配線。
- [4] 上記終点端子は、接地されている請求項3記載の電子回路配線。
- [5] 基板に形成された有効表示領域と、
- 上記有効表示領域を静電気から保護するために、上記有効表示領域を囲むように配線され、一部が他の配線と絶縁膜を介してクロスするクロス領域を含むように配線された電子回路配線と、を有し、
- 上記電子回路配線は、
- 始点端子と、
- 上記クロス領域を介して上記始点端子側に配置された終点端子と、
- 抵抗素子と、を含み、
- 上記抵抗素子が、上記クロス領域に対して上記始点端子側に接続されている表示装置。
- [6] 上記終点端子は、上記始点端子に対して放電効果のある端子である請求項5記載の表示装置。
- [7] 上記終点端子は、所定電位の電源線に接続されている

請求項6記載の表示装置。

- [8] 上記終点端子は、接地されている  
請求項7記載の表示装置。

[図1]

FIG. 1



[図2]

FIG. 2A 主要部分

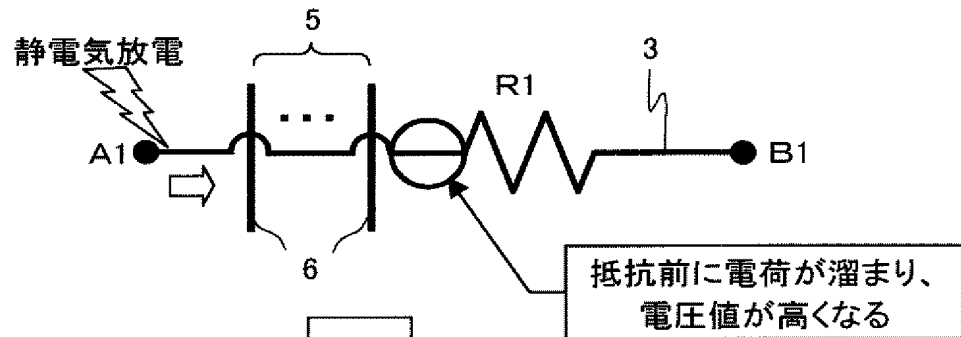
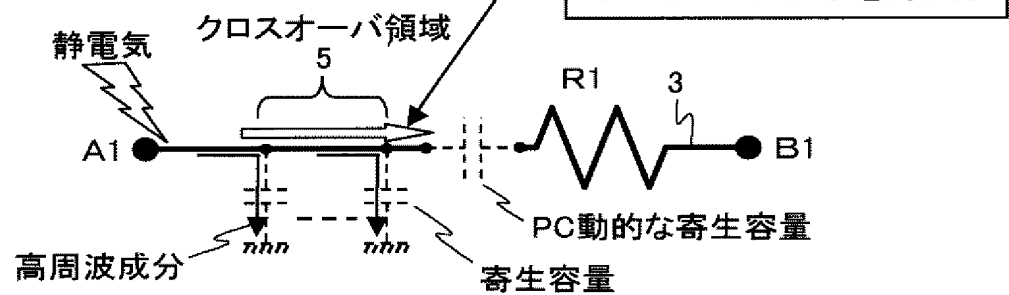
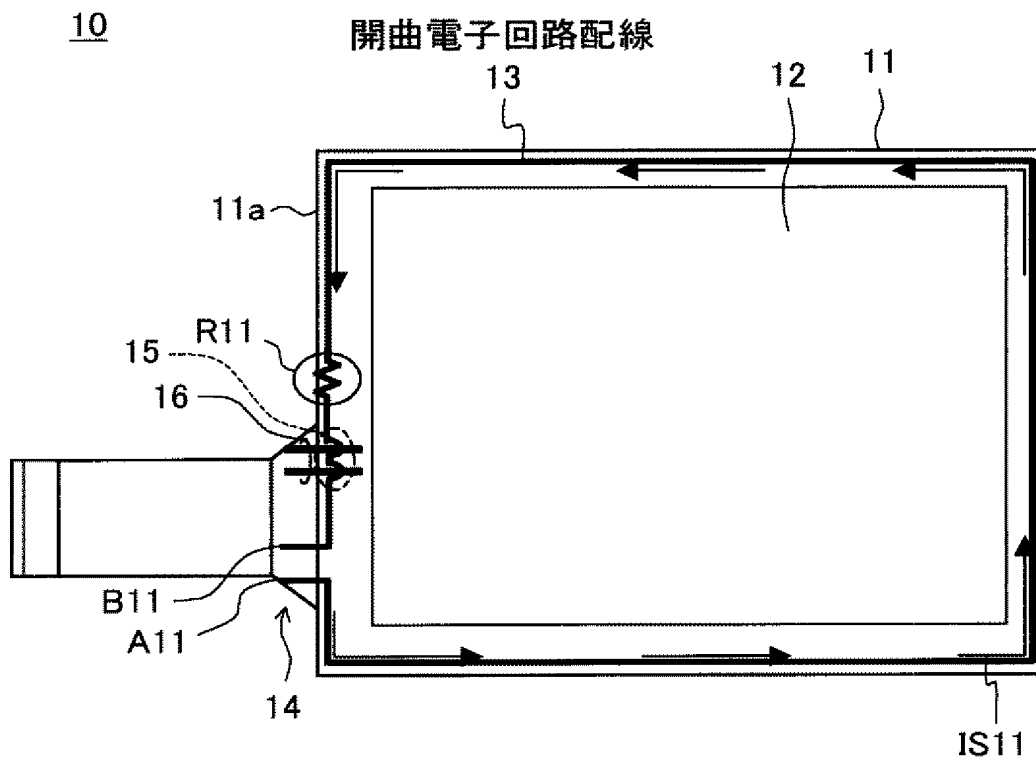


FIG. 2B 等価回路



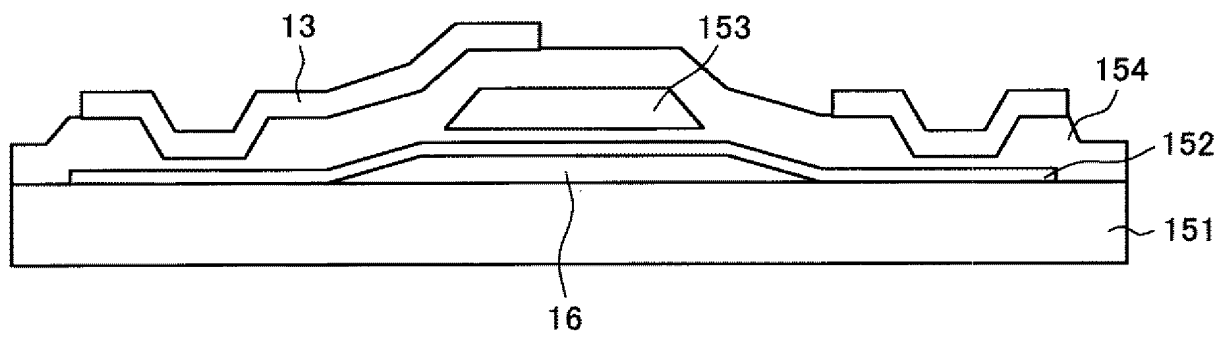
[図3]

FIG. 3



[図4]

FIG. 4



[図5]

FIG. 5A 主要部分

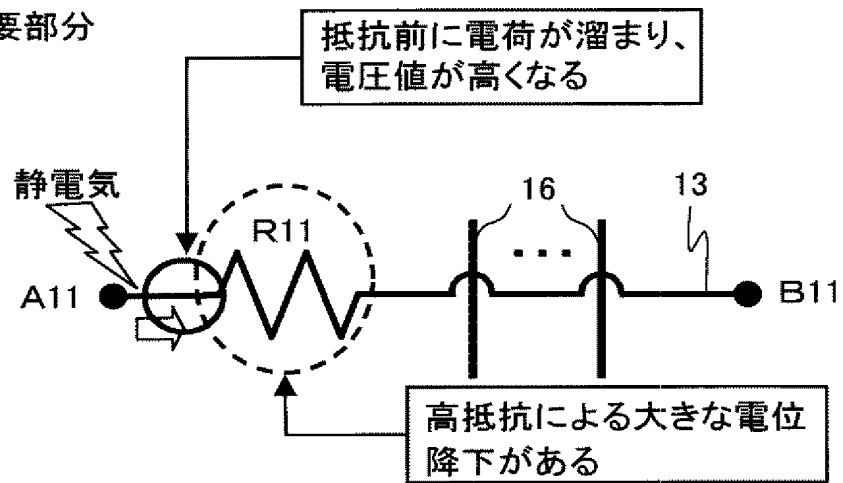
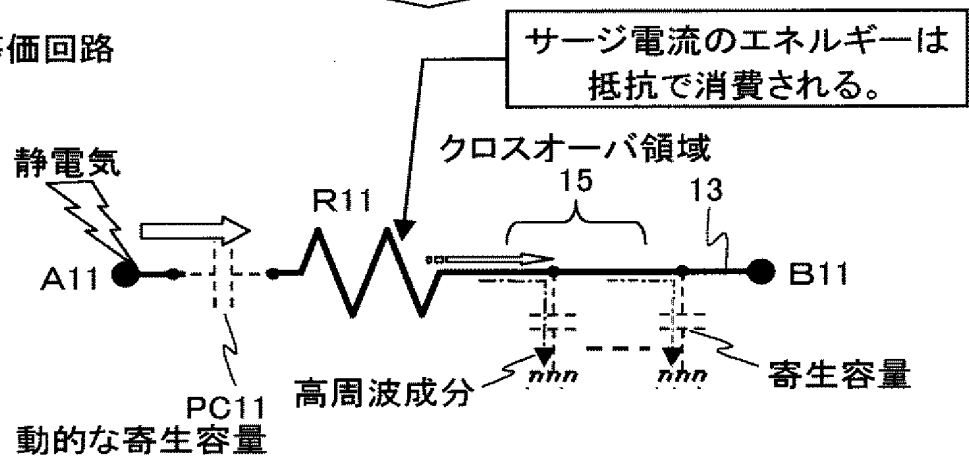


FIG. 5B 等価回路





# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/017185

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> G09F9/30

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> G09F9/00-9/46, G02F1/1343-1/1368

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Jitsuyo Shinan Toroku Koho	1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-100233 A (Sharp Corp.), 13 April, 2001 (13.04.01), Full text; all drawings (Family: none)	1-7
A	JP 10-148840 A (Matsushita Electric Industrial Co., Ltd.), 02 June, 1998 (02.06.98), Full text; all drawings (Family: none)	1-7
A	JP 08-166595 A (Sony Corp.), 25 June, 1996 (25.06.96), Full text; all drawings (Family: none)	1-7

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
 "E" earlier application or patent but published on or after the international filing date  
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
 "O" document referring to an oral disclosure, use, exhibition or other means  
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
 "&" document member of the same patent family

Date of the actual completion of the international search  
10 February, 2005 (10.02.05)

Date of mailing of the international search report  
01 March, 2005 (01.03.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> G09F9/30

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G09F9/00-9/46, G02F1/1343-1/1368

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年  
日本国公開実用新案公報 1971-2005年  
日本国登録実用新案公報 1994-2005年  
日本国実用新案登録公報 1996-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2001-100233 A (シャープ株式会社) 2001. 04. 13 全文、全図 (ファミリーなし)	1-7
A	J P 10-148840 A (松下電器産業株式会社) 1998. 06. 02 全文、全図 (ファミリーなし)	1-7
A	J P 08-166595 A (ソニー株式会社) 1996. 06. 25 全文、全図 (ファミリーなし)	1-7

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的な技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

10. 02. 2005

国際調査報告の発送日

01. 3. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

星 野 浩 一

2M

8602

電話番号 03-3581-1101 内線 3273